

2819

PATENT
29926/38067IN THE UNITED STATES PATENT
AND TRADEMARK OFFICE

Applicant:

Bum-Ha LEE

Serial No.: 10/034,743

Filed: December 28, 2001

For: ANALOG-TO-DIGITAL
CONVERTER HAVING
GAMMA-CORRECTED
REFERENCE VOLTAGES
(As Amended)

Group Art Unit: 2819

Examiner: Lam T. Mai

) I hereby certify that this paper is being
) deposited with the United States
) Postal Service as first class mail,
) postage prepaid, in an envelope
) addressed to: Commissioner for
) Patents, Washington, DC 20231 on
) this date:
) **October 7, 2002**
)
) Michael R. Hull
) Registration No. 35,902
) Attorney For Applicant

RECEIVED

OCT 11 2002

TECHNOLOGY CENTER 2800

TRANSMITTAL OF PRIORITY DOCUMENTCommissioner for Patents
Washington, D.C. 20231

Sir:

Enclosed herewith is a certified copy of Korean Patent Application Serial No. 2000-87042, filed December 30, 2000, upon which priority of the above-captioned application is claimed under 35 U.S.C. § 119.

Respectfully submitted,

MARSHALL, GERSTEIN & BORUN
 6300 Sears Tower
 233 South Wacker Drive
 Chicago, Illinois 60606-6402
 (312) 474-6300

By:

Michael R. Hull
 Registration No.: 35,902
 Attorney for Applicant

October 7, 2002
609064



P-144-47

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

RECEIVED

OCT 11 2002

TECHNOLOGY CENTER 2800

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 87042 호
Application Number

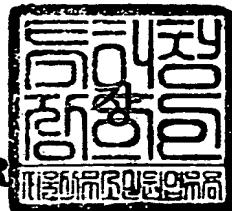
출원년월일 : 2000년 12월 30일
Date of Application

출원인 : 주식회사 하이닉스반도체
Applicant(s)

2001 04 30 일

특허청

COMMISSIONER



【서지사항】

【서류명】 출원인정보변경 (경정)신고서

【수신처】 특허청장

【제출일자】 20010417

【출원인】

【명칭】 주식회사 하이닉스반도체

【출원인코드】 119980045698

【대리인】

【성명】 특허법인 신성 정지원

【대리인코드】 920000002923

【변경사항】

【경정항목】 한글 성명(명칭)

【경정전】 현대전자산업주식회사

【경정후】 주식회사 하이닉스반도체

【변경사항】

【경정항목】 영문 성명(명칭)

【경정전】 HYUNDAI ELECTRONICS IND. CO., LTD

【경정후】 Hynix Semiconductor Inc.

【변경사항】

【경정항목】 인감

【경정전】

【경정후】

【취지】

특허법시행규칙 제9조·실용신안법시행규칙 제12조·의장법시행규칙 제28조 및 상표법시행규칙 제23조의 규정에 의하여 위와 같이 신고합니다.

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】	29,000			원
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】

【요약】

본 발명은 각종 이미지를 처리함에 있어, 신호의 왜곡을 막고 디지털 부분에서의 이미지 처리를 위한 구조를 단순화 시키는데 적합한 아날로그-디지털 컨버터를 제공하고자 하는 것으로, 이를 위한 본 발명의 아날로그-디지털 컨버터는 영상신호 입력부; 기준 전원 공급부; 다수의 저항과 스위치로 구성되어 상기 기준전원을 분배하고, 상기 분배된 전압이 감마 함수에 대응하도록 만든 감마 보정부; 상기 영상신호 입력부의 입력신호와 상기 감마 보정부에서 분배된 전압에 응답하여 상기 영상신호 입력부의 입력신호 레벨을 검출하고 아날로그-디지털 변환시 상위 비트를 디코드 하는 코어스 디코더부; 상기 코어스 디코더부에서 검출된 입력신호의 레벨에 응답하여 상기 감마 보정부에 있는 스위칭 수단을 제어하는 스위치 컨트롤부; 상기 영상 신호 입력부와 상기 스위치 컨트롤부에 응답한 스위치에 의해 선택된 전압에 응답하여 아날로그-디지털 변환시 하위비트를 디코드 하는 파인 디코더부를 포함하여 이루어진것을 특징으로 한다.

【대표도】

도 6

【색인어】

아날로그-디지털 컨버터, 감마 함수, 감마 보정, coarse디코더, fine디코더

【명세서】**【발명의 명칭】**

감마 보정 기능을 갖는 아날로그-디지탈 컨버터{Analoge-to-Digital converter with Gamma Collection function}

【도면의 간단한 설명】

도 1은 입력신호를 보정하기 위한 감마 커브.

도 2는 종래의 영상신호 처리순서를 나타낸 블럭 다이어그램.

도 3은 본 발명에 따른 영상신호 처리순서를 나타낸 블럭 다이어그램.

도 4는 본 발명에 따른 영상신호 처리를 나타낸 블럭 다이어그램.

도 5는 본 발명에 따른 아날로그-디지탈 컨버터의 블럭 다이어그램.

도 6은 본 발명에 따른 아날로그-디지탈 컨버터의 구성도.

도 7은 본 발명에 따른 가변 기준전원 공급기의 구성도.

* 도면의 주요부분에 대한 부호의 설명

100 : 영상신호 입력부

200 : 기준전원 공급부

300 : 감마 보정부

400 : 코어스 디코더부

500 : 스위치 컨트롤부

600 : 파인 디코더부

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<12> 본 발명은 각종 영상신호를 디지털 신호로 변환하는 아날로그-디지털 컨버터에 관한 것으로, 특히 감마 보정중에 발생하는 신호의 왜곡을 막고 디지털 부분에서의 영상신호 처리를 줄이기 위한 컨버터에 관한 것이다.

<13> 아날로그 영상 입력신호를 CRT 모니터와 같은 디스플레이 장치를 통해서 볼경우, 디스플레이 장치는 도 1에서 점선으로 도시된(CRT커브) 바와 같이 입력신호에 대해 비선형적인 특징을 가지기 때문에 원래의 색이 표현되지 않고 왜곡되어 나타나게 된다.

<14> 따라서 이러한 왜곡을 보정하여 원래 입력된 영상신호를 재생하기 위하여, 디스플레이 장치의 출력특성을 보상하는 감마함수(도 1의 실선부분)를 써서 영상 입력신호에 대한 보정을 하게 되는데 이를 감마 보정 이라한다.

<15> 따라서 영상신호의 처리에 있어서 감마 보정은 필수적이라 할수 있으며, 이 보상을 어떻게 해 주느냐에 따라 디스플레이 장치를 통하여 보여지는 영상의 품질이 달라지게 된다.

<16> 종래에는, 아날로그 영상신호를 디지털 신호로 바꾼뒤에 감마 보정을 수행하고 있는바, 이경우 아날로그 영상신호가 디지털 신호로 바뀌는 과정에서 원래의 신호가 일부 손실되며, 이 신호를 감마 보정 하였을때 원래의 영상 입력신호는 왜곡되게 된다.

<17> 상기한 종래의 감마 보정의 문제점을 도 2를 참조하여 자세히 설명하도록 한다.

<18> 도 2는 종래의 영상신호에 대한 감마 보정을 수행하는 방법에 대한 블럭 다이어그

램으로, 영상입력신호(아날로그 이미지 신호)가 아날로그-디지털 컨버터에 의해 디지털 신호로 변환되는 단계와(201), 상기 변환된 디지털 신호에 대해 감마 보정을 수행하는 단계(202)와, 상기 감마 보정 과정을 끝낸후 영상 신호를 프로세싱하여 디스플레이 장치로 보내는 단계(203)로 구성됨을 보여준다.

<19> 먼저 영상 입력신호가 아날로그-디지털 컨버트되는 과정을 보면, 비 선형적인 디지털 신호의 특성상 입력된 아날로그 영상신호가 디지털 신호와 정확하게 일치하는 값이 없을경우, 디지털 신호중에서 가장 근사한 값과 매핑(mapping)이 이루어 진다.

<20> 상기의 매핑과정에 의해 입력된 영상신호는 랜덤(random)하게 왜곡이 일어나게 된다.

<21> 이경우 입력신호의 준위(level)가 낮은경우에 더욱 심하게 되어 디스플레이 장치를 통하여 볼경우 화질이 떨어지게 된다.

<22> 감마 보정을 수행하는 단계에서는 아날로그-디지털 변환 과정에서 랜덤하게 왜곡이 일어난 신호에 대해서 감마 보정을 수행하게 되므로, 입력된 신호에 대해 정확한 감마함수를 적용할수 없게 된다. 또한 입력신호에 대해 아날로그-디지털 변환을 한후에 감마 보정을 수행하는 별도의 디지털 블럭이 필요하게 되는데, 디지털 영역에서는 비연속적인 입력신호를 비선형적인 함수를 써서 비연속적인 출력신호로 바꾸게 되므로 감마 보정을 수행하는 디지털 블럭을 단순한 곱셈기로 구현하기가 어렵고, 이로인해 상기 디지털 블럭의 크기가 커지게 되어 소모전력과 칩의 면적이 증가하게 된다.

<23> 또다른 방법으로서, 도 4에 도시된 바와같이 아날로그 입력신호를 감마 커브에 대응하도록 왜곡시킨후 아날로그-디지털 변환을 하는 방법이 있으나, 이러한 방법을 사용

할 경우 시간에 따라 변화하는 입력신호를 정확한 전달함수를 가지도록 변환하는 회로를 구현해야 하는데, 상기 변환회로는 입력신호의 준위에 따른 왜곡의 차 및 입력신호의 주파수 특성에 따른 전달함수의 왜곡, 입력신호의 준위에 따라 다른 전달특성 등으로 인하여 고성능의 회로를 구현하기 어렵다.

【발명이 이루고자 하는 기술적 과제】

<24> 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위하여 감마 보정과정에서 발생하는 신호의 왜곡이 적으면서, 간단한 구조를 가져 저전력 소모와 고 집적화가 가능한 아날로그-디지탈 컨버터를 제공하고자 한다.

【발명의 구성 및 작용】

<25> 상기의 목적을 달성하기 위한 본 발명의 아날로그-디지탈 컨버터는 아날로그-디지탈 컨버터는 영상신호 입력부; 기준전원 공급부; 다수의 저항과 스위치로 구성되어 상기 기준전원을 분배하고, 상기 분배된 전압이 감마 함수에 대응하도록 만든 감마 보정부; 상기 영상신호 입력부의 입력신호와 상기 감마 보정부에서 분배된 전압에 응답하여 상기 영상신호 입력부의 입력신호 레벨을 검출하고 아날로그-디지탈 변환시 상위 비트를 디코드 하는 코어스 디코더부; 상기 코어스 디코더부에서 검출된 입력신호의 레벨에 응답하여 상기 감마 보정부에 있는 스위칭 수단을 제어하는 스위치 컨트롤부; 상기 영상 신호 입력부와 상기 스위치 컨트롤부에 응답한 스위치에 의해 선택된 전압에 응답하여 아날로그-디지탈 변환시 하위비트를 디코드 하는 파인 디코더부를 포함하여 이루어진것을 특징

으로 한다.

<26> 이하 본 발명이 속하는 기술분야에서 통상의 지식을 가진자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부된 도면을 참조하여 설명하기로 한다.

<27> 도 6은 본 발명의 바람직한 실시예에 따른 감마 보정을 위한 아날로그-디지털 컨버터를 나타낸다.

<28> 도 6을 참조하면, 본 발명의 아날로그-디지털 컨버터는, 아날로그-디지털 컨버터는 영상신호 입력부(100)와, 기준전원 공급부(200)와, 다수의 저항과 스위치로 구성되어 상기 기준전원을 분배하고, 상기 분배된 전압이 감마 함수에 대응하도록 만든 감마 보정부(300)와, 상기 영상신호 입력부의 입력신호와 상기 감마 보정부에서 분배된 전압에 응답하여 상기 영상신호 입력부(100)의 입력신호 레벨을 검출하고 아날로그-디지털 변환시 상위 비트를 디코드 하는 코어스 디코더부(400)와, 상기 코어스 디코더부(400)에서 검출된 입력신호의 레벨에 응답하여 상기 감마 보정부(300)에 있는 스위칭부(S11 내지 S4C)를 제어하는 스위치 컨트롤부(500)와, 상기 영상 신호 입력부(100)와 상기 스위치 컨트롤부에 응답한 스위치에 의해 선택된 전압에 응답하여 아날로그-디지털 변환시 하위 비트를 디코드 하는 파인 디코더부(600)를 포함하여 이루어진것을 특징으로 한다.

<29> 구체적으로, 상기 영상신호 입력부(100)는 외부로 부터의 영상 신호를 입력받는 입력단자이며, 기준전원 공급부(200)는 제1내부공급전원(VDDA)을 저항(R1)을 경유하여 인가받아 기준전압(VrefT)을 갖는 제1노드(Node1)와, 제2 내부 공급전원(VSSA)을 저항(R2)

를 경유하여 인가받아 기준전압(VrefB)을 갖는 제2노드(Node2)와, 상기 내부공급전원의 사용여부를 결정하는 스위칭부(S1, S2)와, 전원전압의 변동이 적어야 할 필요가 있을 경우에는, 온도변화나 전원전압 변동에 대해서 출력전압의 값이 거의 변하지 않는 밴드갭 레퍼런스(bandgap reference)형의 기준전원을 연결할수 있도록 한 입력단자(PAD_1, PAD_2)로 실시구성되어 있다.

<30> 한편 도 6상에 나와있는 기준전원 공급부(200)는, 면적을 적게 차지하고 소모전력 을 매우적게 쓰지만 감마 함수값이 고정되어 다양한 입력장치를 연결해야 하는 경우에는 응용하기가 힘들게 된다.

<31> 따라서 기준전압 공급부(200)는 도 7에 도시된 바와 같이 감마함수를 변화시킬수 있는 가변 기준전압 공급기로 실시 구성할수 있다.

<32> 입력장치가 한가지 이상일 경우에 대비하여, 도 7에 도시된 바와 같이 감마 보정부(300)에 있는 노드중에서 감마 함수의 값을 수정하고자 하는 곳에 전압을 가하여 감마함수값을 변화시키는 가변 기준전압 공급기는, OP-AMP를 통해 다수의 전압값을 입력받은 뒤 이를 자체 저항열에 의해 전압을 분배, 발생시킨뒤 감마 보정부(300)에 있는 노드중 짹수번째 노드(N2, N4, N6등 : 도면 6 상에는 노드(N3) 까지만 나타나 있다)에 연결된다

<33> 즉, 도 7의 출력(Vadd_1)은 노드(N2)에 연결되는 형태로 구성된다.

<34> 감마 보정부(300)는 도 3에 도시된 바와 같이 영상신호를 디지털 신호로 변환하기 전에 감마 보정을 하는것이 목적으로, 상기 기준전원 VrefT, VrefB에 직렬로 연결되는 저항 어레이(R11 내지 Rbb)와, 상기 저항 어레이를 동일한 저항값을 갖는 몇개의 구간으

로 나누어 각 구간의 경계점에서 분배된 전압을 출력하고, 각각의 저항 사이에는 스위칭 수단을 구비하여 분배된 전압중 하나를 선택할수 있도록 한 스위칭부(S11 내지 S4C)로 실시구성되어 있다

<35> 코어스 디코더부(400)는 영상신호 입력부(100)에 인가된 신호와 상기 감마 보정부 (300)에서 분배된 전압에 응답하여 구동되는 다수의 비교기(comp_c1 내지 comp_cb)와 상기 비교기의 출력에 응답하여 구동하는 다수의 비교기(comp_f1 내지 comp_f2)와, 상기 비교기의 출력에 응답하여 상위비트에 대해 아날로그-디지탈 변환을 하는 코어스 디코더를 포함하여 실시구성되어 있다.

<36> 스위치 컨트롤부(500)는 상기 코어스 디코더부(400)에서 검출된 입력신호에 대한 신호레벨에 응답하여 상기 스위칭부(S11 내지 S4C)를 선택하도록 구성되어 있다.

<37> 파인 디코버부(600)는, 상기 신호입력부(100)에서 인가된 신호와 상기 스위칭부 (S11내지 S4C)에 의해 선택된 전압에 응답하여 구동하는 다수의 비교기(comp_f1, 내지 comp_fc)와 상기 비교기(comp_c1 내지 comp_cb)의 출력에 응답하여 아날로그-디지탈 컨버터의 하위비트를 디코드 하도록 구성되어 있다.

<38> 이상의 구성을 도 5와 도 6을 통해 본 발명의 동작을 상세히 설명하도록 한다.

<39> 도 5는 본 발명의 전체적인 동작을 설명하는 블럭 다이어 그램이다.

<40> 도 5를 보면, 본 발명에 따라 감마 보정을 하는 방법은, 상기 아날로그 영상 입력 신호를 주파수 및 입력신호의 크기에 관계없이 감마 함수에 맞추어 정학히 왜곡시키기가 어려우므로, 기준전압을 발생시켜 상기 감마 함수에 대응하는 왜곡된 전압을 만드는 단계(10)와, 아날로그 영상 입력신호가 선형 아날로그-디지탈 컨버터로 인가되는 단계(20)

와, 상기 왜곡된 전압과 영상 입력신호를 비교하여 선형 아날로그 디지털 컨버터에서 아날로그-디지털 하는 단계(30)로 이루어 진다.

<41> 또다른 방법으로서, 도 4에 도시된 바와같이 아날로그 영상 입력신호를 감마 커브에 대응하도록 왜곡시킨후 아날로그-디지털 변환을 하는 방법이 있으나, 이러한 방법을 사용할 경우 시간에 따라 변화하는 영상 입력신호를 정확한 전달함수를 가지도록 변환하는 회로를 구현해야 하는데, 상기 변환회로는 입력신호의 준위에 따른 왜곡의 차 및 입력신호의 주파수 특성에 따른 전달함수의 왜곡, 입력신호의 준위에 따라 다른 전달특성의 변화 등으로 인하여 고성능의 회로를 구현하기 어렵다.

<42> 도 6을 통해 본 발명을 상세히 살펴보면 다음과 같다.

<43> 먼저 아날로그 입력신호가 인가되면 코어스 디코더부(300)쪽에 연결된 비교기 comp_1, comp_2, comp_cb등에 신호값이 들어가게 된다.

<44> 즉, 저항 어레이를 이용하여 상기 영상 입력신호의 대략적인 크기가 결정되며, 이 때 상기 비교기(comp_1 내지 comp_cb)로 입력되는 대략적인 크기를 결정시킨 전압이 MSB(Most significant bit)가 된다.

<45> 여기서 입력된 신호에 대한 대강의 크기가 비교되어 어느 스위치열을 선택할 것인가가 정해진다.

<46> 이때 파인 디코더부(600)에 있는 비교기들은 스위치가 모두 오픈된 상태이므로 동작하고 있지 않다.

<47> 예를들어 입력신호의 크기가 코어스 디코더부(300)의 비교기로 인가되어 그 크기가 비교기(comp_1)과 비교기(comp_2)사이의 값이라고 한다면 이 값에 의해 스위치 컨트롤

부를 구동하여 스위치(S21), 스위치(S2a), 스위치(S2b), 스위치(S2c)등을 단락시킨다.

<48> 이때, 상기 스위치(S21 내지 S2c)에 의해서 상기 분배된 전압이 선택되는데, 이 전압이 파인 디코더부(600)의 LSB가 된다.

<49> 따라서 높은기준전압(VrefT)와 낮은 기준전압(VrefB)의 차에서 저항어레이에 의해 분배된 전압값이 파인디코더부(500) 쪽에있는 비교기(comp_f1), 비교기(comp_fa), 비교기(comp_fb), 비교기(comp_fc)에 인가되어 미세한 값에 대한 출력을 하게된다.

<50> 여기서 감마 보정부의 저항열의 값은 감마 보정을 염두에 두고 미리 전압값을 왜곡하기 위해 저항값이 조정된 것이므로 스위치(S21), 스위치(S2a), 스위치(S2b), 스위치(S2c) 등에 의해 비교기(comp_f1), 비교기(comp_fa), 비교기(comp_fb), 비교기(comp_fc)에 인가된 값은 이미 감마 보정이 되어있는 상태가 된다

<51> 상기 예를 든것 이외에 다른 스위치나 저항들도 위에 언급한바와 같이 동일한 방식으로 작동되며 도 6에 나타난 바와 같이 아날로그-디지털 영역이전에서 감마 보정을 수행함으로 해서 이미지 프로세싱에 있어서 회로구성이 매우 간단해 짐을 알수있다.

【발명의 효과】

<52> 본 발명은 종래에 디지털 영역에서 수행하던 감마 보정을 도 5에서 보는바와 같이 저항열에 의한 감마 보정을 하여 아날로그 영역에서 처리해 줌으로서 디지털 영역에서 감마 보정을 할때와는 달리 입력 신호가 왜곡을 거의 받지 않는다.

<53> 종래의 감마 보정이 디지털 영역에서 수행됨으로서 아날로그-디지털 컨버트 하는 과정에서 이미 신호의 왜곡이 가해진 상태에서 이루어 짐으로 해서 아날로그-디지털 컨

버터가 가지고 있는 분해능에서 약 2비트 손실이 있었으나 본 발명은 그러한 손실이 없다.

<54> 또한 아날로그 영역에서 기준전원에 대해 저항열과 스위치로 구성된 간단한 회로를 채용함으로서 전체 이미지 프로세싱 회로구성에 있어서 매우 간단하게 되었으며 소모전력 또한 줄일수 있다.

【특허청구범위】**【청구항 1】**

입력신호에 대해 아날로그 영역에서 감마 보정을 수행하는 단계;

상기 감마 보정된 입력신호에 대해 아날로그-디지털 변환을 하는 단계로 이루어진
영상 처리방법.

【청구항 2】

영상신호 입력부;

기준전원 공급부;

다수의 저항과 스위치로 구성되어 상기 기준전원을 분배하고, 상기 분배된 전압이
감마 함수에 대응하도록 만든 감마 보정부;

상기 영상신호 입력부의 입력신호와 상기 감마 보정부에서 분배된 전압에 응답하
여 상기 영상신호 입력부의 입력신호 레벨을 검출하고 아날로그-디지털 변환시 상위 비
트를 디코드 하는 코어스 디코더부;

상기 코어스 디코더부에서 검출된 입력신호의 레벨에 응답하여 상기 감마 보정부에
있는 스위칭 수단을 제어하는 스위치 컨트롤부;

상기 영상 신호 입력부와 상기 스위치 컨트롤부에 응답한 스위치에 의해 선택된
전압에 응답하여 아날로그-디지털 변환시 하위비트를 디코드 하는 파인 디코더부

를 포함하여 이루어진것을 특징으로 하는 감마 보정을 위한 아날로그 디지탈 컨버터.

【청구항 3】

제 2 항에 있어서,

상기 감마 보정부는, 높은 기준전원과 낮은 기준전원에 직렬로 연결되는 저항 어레이와, 상기 저항 어레이를 동일한 저항값을 갖는 몇개의 구간으로 나누어 각 구간의 경계점에서 분배된 전압을 출력하고, 각각의 저항 사이에는 분배된 전압중 하나를 선택할 수 있도록 한 스위칭 수단을 포함하여 이루어진것을 특징으로 하는 감마 보정을 위한 아날로그 디지탈 컨버터.

【청구항 4】

제 2 항에 있어서,

상기 코어스 디코더부는 영상신호 입력부에 인가된 신호와, 상기 감마 보정부에서 분배된 전압에 응답하여 구동되는 다수의 제1 비교수단과, 상기 제1 비교수단의 출력에 응답하여 상위비트에 대해 아날로그-디지탈 변환을 하는 코어스 디코더를 포함하여 이루어진 것을 특징으로 하는 감마 보정을 위한 아날로그-디지탈 컨버터.

【청구항 5】

제 2 항에 있어서,

스위치 컨트롤부는,

상기 코어스 디코더부에서 검출된 입력신호에 대한 신호레벨에 응답하여 상기 스위칭 수단중 상기 신호레벨에 해당하는 스위칭 수단만을 선택하는 것을 특징으로하는 감마 보정을 위한 아날로그-디지털 컨버터.

【청구항 6】

제 2 항에 있어서,

파인 디코버부는, 상기 영상신호 입력부에서 인가된 신호와 상기 스위칭 수단에 의해 선택된 전압에 응답하여 구동하는 다수의 제2비교수단과 상기 비교수단의 출력에 응답하여 아날로그-디지털 컨버터의 하위비트를 디코드 하는것을 특징으로 하는 감마 보정을 위한 아날로그-디지털 컨버터.

【청구항 7】

영상신호 입력부;

감마 함수를 변화시키기 위한 가변 기준전원 공급부;

다수의 저항과 스위치로 구성되어 상기 기준전원을 분배하고, 상기 분배된 전압이 감마 함수에 대응하도록 만든 감마 보정부;

상기 영상신호 입력부의 입력신호와 상기 감마 보정부에서 분배된 전압에 응답하여 상기 영상신호 입력부의 입력신호 레벨을 검출하고 아날로그-디지털 변환시 상위 비트를 디코드 하는 코어스 디코더부;

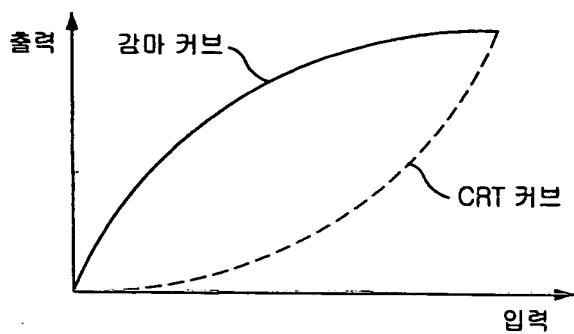
상기 코어스 디코더부에서 검출된 입력신호의 레벨에 응답하여 상기 감마 보정부에 있는 스위칭 수단을 제어하는 스위치 컨트롤부;
상기 영상 신호 입력부와 상기 스위치 컨트롤부에 응답한 스위치에 의해 선택된 전압에 응답하여 아날로그-디지털 변환시 하위비트를 디코드 하는 파인 디코더부를 포함하여 이루어진것을 특징으로 하는 감마 보정을 위한 아날로그 디지털 컨버터.

【청구항 8】

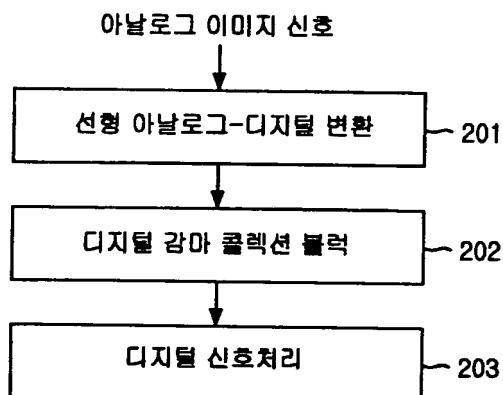
제 7 항에 있어서,
상기 가변 기준전원 공급부는,
다수의 기준전압을 입력받는 다수의 전압증폭기;
상기 각각의 전압증폭기들의 출력단을 연결하는 다수의 동일한 값을 갖는 저항으로 이루어진 것을 특징으로 하는 감마 보정을 위한 아날로그-디지털 컨버터.

【도면】

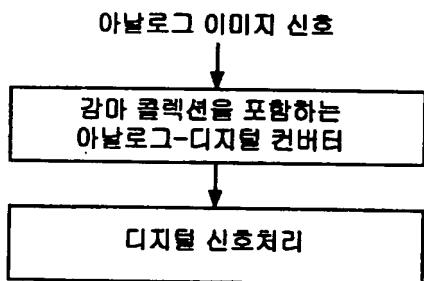
【도 1】



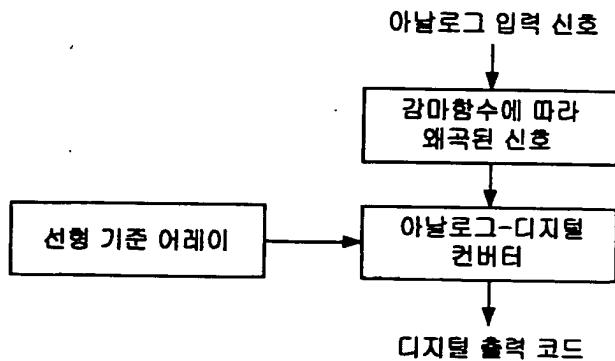
【도 2】



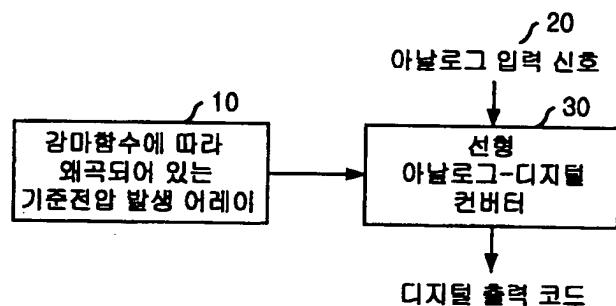
【도 3】



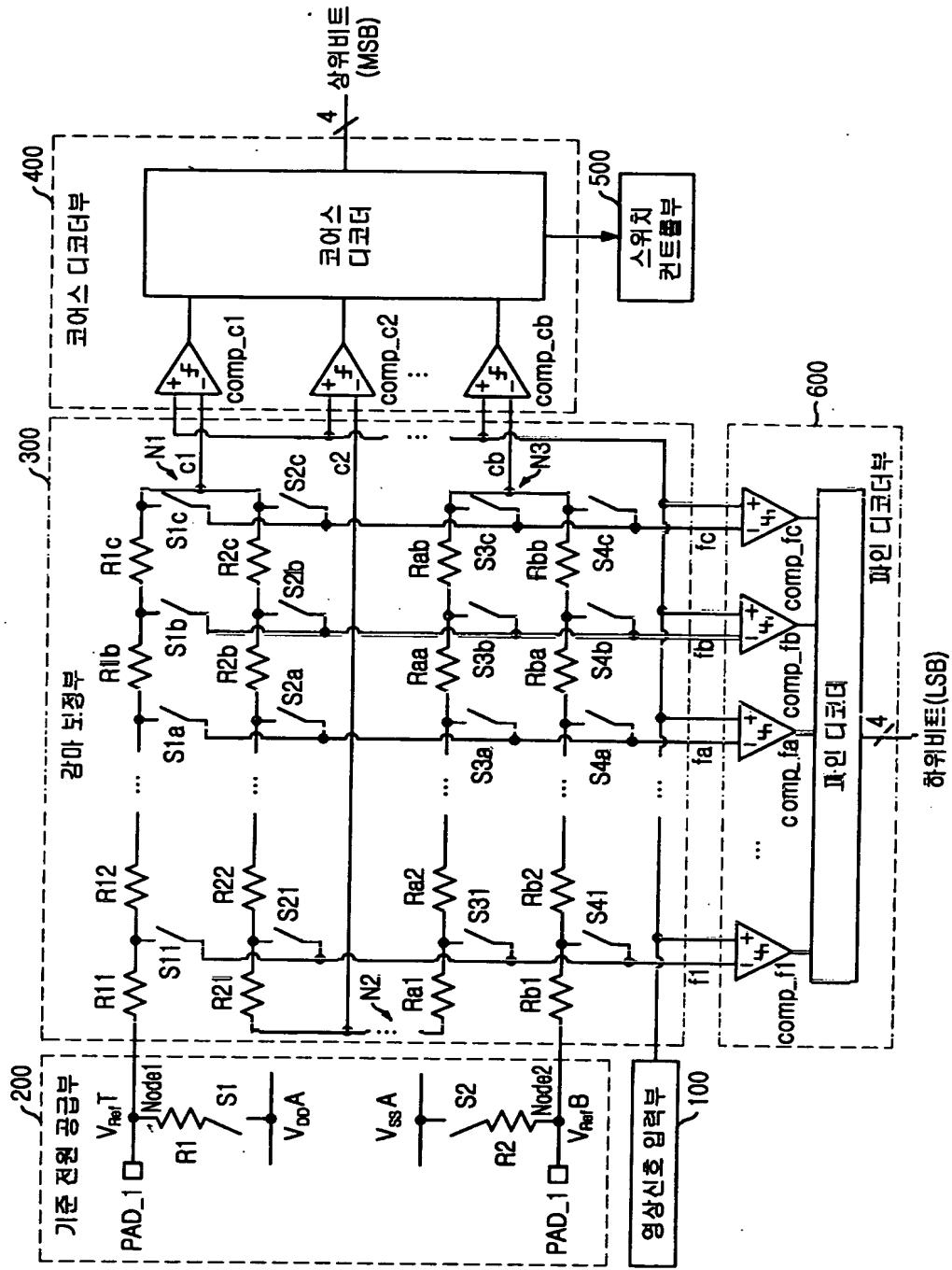
【도 4】



【도 5】



【도 6】



【도 7】

